

نقش دوپینگ در ترانزیستورهای نانولوله ای کربن با شکاف های بین

سورس/درین

چکیده

اثرات دوپینگ روی عملکرد ترانزیستورهای اثر-میدانی (CNT) نانولوله کربنی برای هر دو مانع-شاتکی (SB) صفر و اتصالات نانولوله کربنی دوپ شده به لحاظ نظری بررسی شده اند. برای CNTFETs فوق العاده کوچک که در آن اتصالات فلزی سورس/درین با 50 نانومتر فاصله از هم قرار می گیرند، هیچ CNTFET با اتصال MOSFET-مانند (C-CNTFET) با یک نسبت جریان روشن / خاموش قابل قبول با استفاده از CNT با قطر ≤ 1.5 نانومتر و یک ولتاژ سورس/درین ≤ 0.4 V وجود ندارد. برای CNTFETs با اتصالات فلزی سورس/درین 50 نانومتر یا 100 نانومتر از هم جدا، غلظت دوپینگ بهینه شده 10^{-3} دوپ کننده در هر اتم وجود دارد. حداکثر نسبت های جریان روشن / خاموش برای 50 CNT نانومتر / گیت 5 نانومتر و 100 CNT نانومتر / SB-CNTFETs گیت 10 نانومتر به ترتیب 5×10^4 و 6×10^5 بودند. معیارهای عملکرد زمان تاخیر، فرکانس قطع، و فرکانس LC ارائه و مقایسه می شوند.

عبارات شاخص- نانولوله کربنی دوپ شده، اتصال فلزی دوپ شده سورس / درین، ترانزیستور اثر میدانی، شکاف بین سورس/درین، اتصال مانع شاتکی صفر.

1. مقدمه

درک علم الکترواستاتیک [1] - [4]، مکانیسم های انتقال [5] - [8]، رفتار مقیاس بندی [9] - [14]، و عملکرد [15] - [22] برای ترانزیستورهای اثر میدانی نانولوله کربن (CNTFETs) سریع بوده است. پیشرفت های قابل توجه، کشف اتصالات مانع-شاتکی-صفر [23] - [28]، مجتمع سازی گیت های منطقی، یک RAM

استاتیک، یک اسیلاتور حلقوی [29]، [30]، و مجتمع سازی نانو لوله های کربنی (CNTs) در مقیاس بزرگ با Si [31] هستند.

بهبود عملکرد به خصوص در حالت CNTFETs توسط دوپینگ شیمیایی نانولوله به نوع n از نظر تجربی نشان داده شده است [32]، [33]. دوپینگ نانولوله های تک دیواره و چنددیواره توسط هر اهدا کننده الکترون یا پذیرنده الکترون بازبینی شده است [34]. ادوات نانولوله نوع p رشدیافته توسط دوپینگ کنترل شده [35]، [36] به ادوات نوع n تبدیل می شوند. کاربرد نانولوله دوپ شده به صورت ترانزیستورهای تک الکترونی مورد بحث قرار گرفته است [37]. مطالعات نظری در مورد CNTFETs با اتصالات نانولوله دوپ شده (C-CNTFETs) با استفاده از محاسبات تک باند [38] و باند کامل [39] انجام شده است، [40]. اخیراً مسائل مختلف در مورد مدل سازی C-CNTFETs مورد بحث قرار گرفته اند [41].

با انگیزه اصلی مونتاژ زیستی CNTFETs، ما CNTFETs را با گیت های فلزی فوق العاده کوتاه و شکاف های سورس / درین به منظور درک ویژگی های فیزیکی انتقال و عملکرد مورد مطالعه قرار دادیم [5]، [6]، [42]. اثرات ثابت دی الکتریک و ضخامت و هندسه مورد بررسی قرار گرفت [14]، [22]. به زودی آشکار شد که این طرح ها، معیارهای عملکرد عالی هستند و کاربرد آنها فراتر از نگرانی های مونتاژ زیستی است. به عنوان یک قاعده کلی ما دریافتیم که این دستگاه با حداقل ظرفیت خازنی از نظر عملکرد سرعت عالیست [14]، [22]. همانند هر قاعده کلی، استثنائاتی مانند دستگاه نامتقارن با اشکال شایستگی نشان داده شده خود در جدول 3 [6] وجود دارد، اما به طور کلی این قاعده به یک شایستگی در مسیر میدان اشاره می کند. برای مورد CNTFETs، دریافتیم که خازن باید توسط میدان های حاشیه ای به طور مستقیم از گیت فلزی به سورس / درین فلزی، معادل خازن همپوشانی در FET های Si سنتی تحت سلطه قرار گیرد. شکاف ها، این خازن را کاهش می دهند. شکاف ها موجب کاهش میدان الکتریکی در درین و در نتیجه کاهش تونل زنی بین باندهای درین می شوند که علت جریان نشتی غیردوقطبی و نسبت جریان کاهش یافته روشن / خاموش است. شکاف ها

خازن گیت به درین و در نتیجه اثر بالقوه درین در پتانسیل زیر گیت را کاهش می دهد. بنابراین، شکاف ها هر دوی عملکرد دستگاه در DC و AC را بهبود می بخشد. اولین بار نیست که ما مزایای استفاده از شکاف ها را کشف می نماییم. هندسه های دستگاه مشابه با شکاف های دوپ نشده و سورس / درین دوپ شده قبلاً برای FinFETs سیلیکونی [43]، [44] در نظر گرفته است. مقدار شکاف < 10 نانومتر به منظور کاهش اثرات کانال کوتاه و برای به دست آوردن عملکرد مطلوب [45]، [46] گزارش شده است. به تازگی گروه Stanford و IBM، CNTFETs را با هندسه شکاف سورس/درین برای به حداقل رساندن خازن های انگلی مطالعه کرده اند [25]، [47].

در مطالعات قبلی خود، نانو لوله های کربنی (CNTs)، دوپ نشده بودند. در این کار، ما اثرات دوپینگ را در همان هندسه دستگاه مدل بررسی می نماییم. ترانزیستور های نانولوله کربنی دوپ شده نوع n، بصورت تجربی توسط Javey و همکاران .. [33] و Radosavljevic و همکاران [32] برای CNT ها با قطر 1.4 تا 1.6 نانومتر که ما در اینجا مطالعه نموده ایم مطالعه شده اند. هر دو گروه جریان روشن بالا و مقادیر ترانسکاندکتانس بالاتر را با نانولوله های کربنی دوپ شده گزارش نمودند. Javey و همکاران. سطح دوپینگ بهینه را از نظر نسبت جریان روشن / خاموش مشاهده نمودند. جریان خاموش به طور قابل توجهی در سطوح دوپینگ بالاتر از مقدار بهینه افزایش می یابد و نسبت جریان روشن / خاموش تنزل می یابد.

برای درک فیزیک اثرات دوپینگ بر عملکرد CNTFETs، به خصوص در حالت خاموش، و برای طراحی یک دستگاه بهینه از نظر نسبت جریان روشن / خاموش بالا، دو نوع اتصال را در این مطالعه ملاحظه می نماییم. (الف) اتصالات مانع- شاتکی صفر با شکاف های سورس/درین دوپ شده سبک که ما به عنوان SB-CNTFETs تعیین نمودیم و (b) اتصالات CNT به شدت دوپ شده که پیرو Knoch و همکاران، آن را به عنوان C-CNTFETs تعیین نمودیم. [38]. با CNT 50 نانومتر و گیت 5 نانومتر، SB-CNTFETs دارای نسبت جریان بهینه روشن / خاموش برای سطح دوپینگ 10^{-3} برای دوپ کننده ها در هر اتم است. برای به دست آوردن

اتصالات MOSFET- مانند در یک CNT 50 نانومتری، ما به یک مقدار غلظت دوپینگ از 5×10^{-3} یا بالاتر در هر اتم برای دوپ کننده ها نیاز داریم. در این غلظت های دوپینگ، تونل زنی سورس به درین مستقیم بر جریان نشتی غالب است. این کار، نسبت جریان روشن / خاموش در C-CNTFETs را در مرتبه های دامنه کاهش می دهد. ما 100 SB-CNTFET نانومتر با طول گیت 10 نانومتر و سطح دوپینگ بهینه 10^{-3} در هر اتم را برای دوپ کننده ها به عنوان دستگاه بهینه پیشنهاد می کنیم. این دستگاه دارای یک نسبت جریان روشن / خاموش $10^5 \times 6$ ، شیب زیرآستانه معکوس 62 ولت / dec، زمان تاخیر سوئیچینگ 32 فمتوثانیه، و دارای ویژگی های تقریبا تک قطبی در تمام طیف وسیعی از بایاس گیت استفاده شده در این مطالعه است.

2. مدل

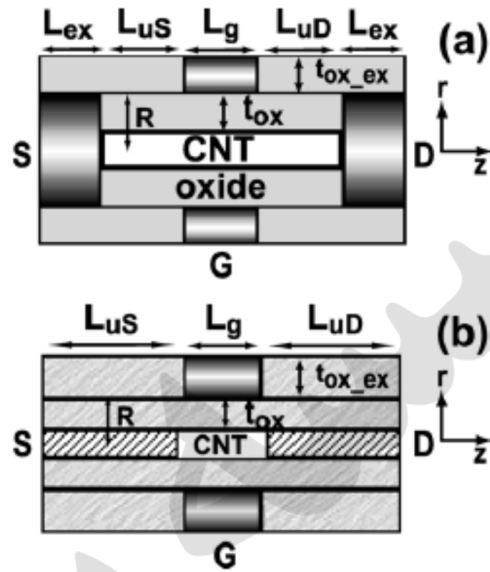
شبه سازی ها، یک راه حل خود-منسجم بین معادله Poisson و معادلات تابع (NEGF) غیرتعادلی Green را انجام می دهند. حل کننده Poisson / NEGF با جزئیات در [6] مورد بحث قرار گرفته است. معادله دو بعدی Poisson در مختصات استوانه برای CNTFETs کواکسیال دارای گیت حل شده است. گذردهی تنها در جهت شعاعی تغییر می کند. برای CNTFETs مانع-شائکی، شرایط مرزی دیریکله در سورس، درین، و گیت استفاده می شوند. شرایط مرزی فون نویمان در امتداد سطح در معرض قرار گرفته دی الکتریک استفاده می شوند. در اینجا، مولفه شعاعی میدان الکتریکی در صفر تنظیم می شود. شرط مرزی میدان صفر در سورس اعمال می شود و درین برای CNTFETs با مخازن دوپ شده به پایان می رسد. در اینجا جزء محوری میدان الکتریکی در صفر تنظیم می شود.

CNT با استفاده از یک مدل پیوند- π اتصال تنگ با یک اوربیتال P_z در هر اتم کربن مدلسازی می شود. عناصر ماتریس هامیلتونی از [48] گرفته شده است. الگوریتم تابع Green بازگشتی برای حل معادلات NEGF در میانگین چگالی بار میدان و جریان استفاده می شود. تابع گرین سطح با استفاده از روش نابودی [42]، [49]، [50] محاسبه می شود.

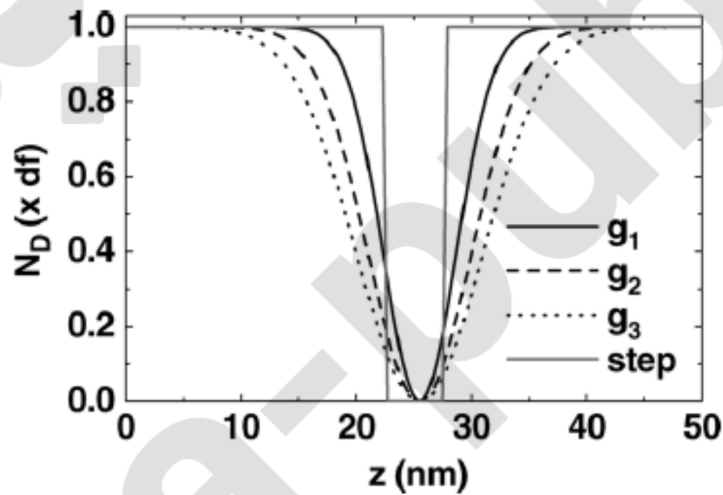
3. نتایج و بحث های عددی

کانال دستگاه شامل یک (19,0)، CNT زیگزاگ با E_g باندگپ 0.53 ولت و قطر 1.5 نانومتر می شود. سطوح مقاطع دستگاه در شکل 1 نشان داده شده است. شکل 1 (a)، سطح مقطع SB-CNTFET و 1 (b) سطح مقطع C-CNTFET است. دی الکتریک گیت یک SiO_2 با ضخامت نانومتر 2 است و این دستگاه دارای یک گیت L_g با طول 5 نانومتر است. دستگاه شبیه سازی ما در ساختار با گیت جزئی هم محور است. ما از یک طرح دامنه گسترش یافته برای حل کننده Poisson با توسعه $t_{ox-ex} = 6 \text{ nm}$ در جهت شعاعی استفاده نمودیم. برای SB-CNTFETS، یک گسترش 20 نانومتر در هر دو طرف اتصالات سورس و درین در دامنه شبیه سازی معادله Poisson گنجانده شده است، به طوری که میدان الکتریکی حاشیه ای بین فلزات گیت و سورس و گیت و درین به صور صحیح در نظر گرفته می شود. ما از چهار پروفایل دوپینگ مختلف استفاده نمودیم؛ مشخصات دوپینگ گام و سه توزیع مختلف گاوسی نشان داده شده در شکل 2. یک توزیع ناخالص گاوسی قبل از مطالعه FinFETS شکاف سورس/درین [44] استفاده شده است.

برای دیدن اثر سطح دوپینگ در شکاف های سورس و درین برای SB-CNTFETS، در شکل 3 (a)، مشخصات $\log I_D$ به ازای V_{GS} را برای پنج غلظت مختلف دوپینگ یکنواخت 0، 5×10^{-4} ، 1×10^{-3} ، 5×10^{-3} و 1×10^{-2} دوپ کننده در کربن اتم ترسیم نموده ایم. عملکرد حالت خاموش (جریان نشتی) با شکاف های دوپ شده سورس/درین را بهبود می یابد، زمانی که کسر دوپینگ از 5×10^{-4} به 10^{-3} افزایش می یابد. افزایش بیشتر کسر دوپینگ، جریان را افزایش می دهد، با این حال، جریان خاموش نیز به طور قابل توجهی افزایش می یابد و نسبت جریان روشن / خاموش تنزل می یابد.



شکل 1. سطوح مقطع دستگاه برای CNTFET مانع-شاکتی (SB-CNTFET) و CNTFET با اتصالات CNT. دوپ شده نیمه بی نهایت (C-CNTFET).



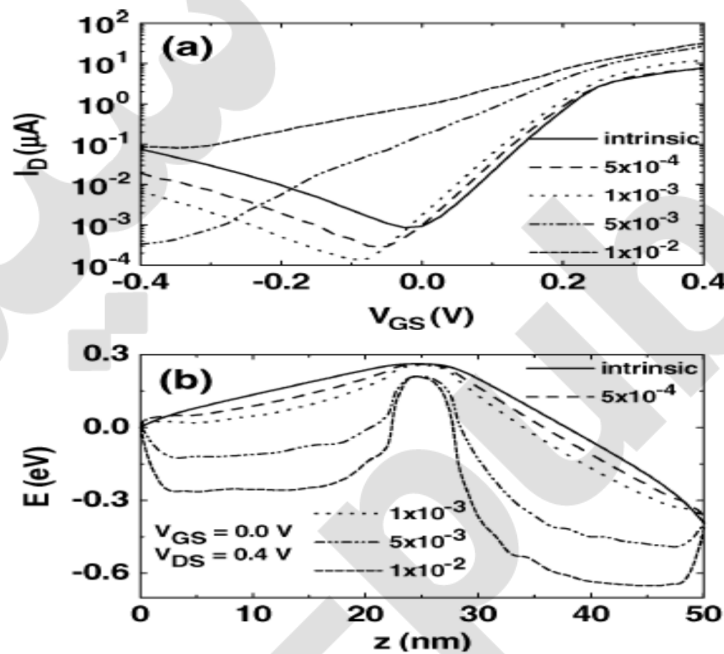
شکل 2. سه پروفایل مختلف گاوسی و یک گام برای توزیع دوپ کننده در کانال. Df ، دوپ کننده در هر اتم کربن است. مقادیر آنها برای نمایش گام در متن اشاره شده است، و این مقدار، 10^{-3} دوپ کننده در هر اتم کربن برای SB-CNTFETs و 5×10^{-3} برای C-CNTFETs همه توزیع های گاوسی است.

برای توضیح اینکه چرا عملکرد دستگاه، به خصوص رفتار زیرآستانه، با غلظت دوپینگ نسبتاً بالا تنزل می‌یابد، ما پروفایل‌های باند رسانش را در شکل رسم. 3 (b) رسم نمودیم. در دوپینگ بالا، 5×10^{-3} تا 1×10^{-2} ، کاهش قابل توجهی در طول مانع تونل باند هدایت و همچنین ارتفاع سد وجود دارد. جریان نشتی توسط تونل زنی مستقیم سورس به درین (بین باندی) تحت سلطه قرار می‌گیرد. این کار نسبت جریان روشن / خاموش را تا مراتب کاهش می‌دهد. برای غلظت دوپینگ بالا، جریان الکترونی، جزء غالب جریان نشتی در تمام طیف وسیعی از بایاس گیت در نظر گرفته در این شبیه‌سازی است.

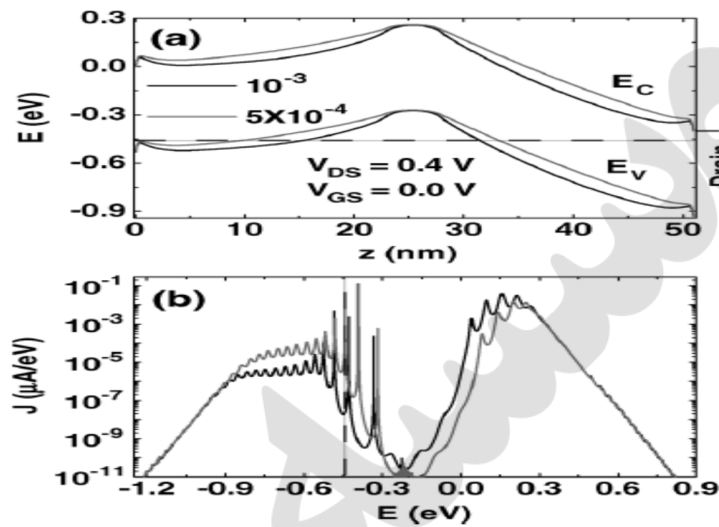
در محدوده دوپینگ پایین‌تر، زمانی که دوپینگ CNT از 5×10^{-4} به 10^{-3} افزایش می‌یابد، مدولاسیون اندکی برای عرض سد تونل وجود دارد که جز تونل زنی بین باندی جریان نشتی را افزایش می‌دهد. با این حال، جزء تونل زنی بین باندی جریان به طور همزمان کاهش می‌یابد. اثر کلی، کاهش حداقل جریان و افزایش حداکثر نسبت جریان روشن / خاموش است. این سطح دوپینگ بهینه از 10^{-3} دوپ‌کننده در هر اتم کربن، معادل 0.18 nm^{-1} ، در محدوده مشاهده شده توسط گروه تجربی IBM [32]، و Bockrath و همکاران. [36] است.

برای توصیف اینکه چرا جزء تونل زنی بین باندی جریان نشتی هنگامی که دوپینگ از 5×10^{-4} به 10^{-3} افزایش یافته است، کاهش می‌یابد، ما باندهای هدایت و ظرفیت و توزیعات جریان در شکل 4 را ترسیم نمودیم. باندهای خاکستری در شکل. 4 (a) با دوپینگ 5×10^{-4} مطابقت دارد و باندهای سیاه متناظر با دوپینگ 10^{-3} است. سطح فرمی سورس در 0 ولت و سطح فرمی فلز درین در -0.4 ولت است. خط تکه تکه در -0.45 ولت در هر دو شکل. 4 (a) و (b) به عنوان یک مرجع به کار گرفته می‌شود. در نزدیکی سطح فرمی درین، افزایش دوپینگ، میدان الکتریکی درین را افزایش می‌دهد. انتظار می‌رود این منجر به افزایش تونل بین باندی و افزایش جریان نشتی دوقطبی. با این حال، در این مورد، با درین فلزی ثابت شده در 50 نانومتر، میدان الکتریکی افزایش یافته برای افزایش فاصله مانع تونل بین درین فلزی و کانال به کار گرفته می‌

شود. در -0.45 eV، این فاصله، فاصله در امتداد خط تکه تکه بین نقطه 50 نانومتر و جایبست که در آن باند ظرفیتی تقاطع دارد. فاصله تا باند ظرفیت برای دستگاه به شدت بیشتری دوپ شده بزرگتر است. همین مورد نیز در سمت سورس آن صادق است. دوپینگ، مانع تونل / حرارتی برای جریان سوراخ دوقطبی را افزایش می دهد. اثر خالص، کاهش حداقل جریان خاموش و افزایش در نسبت جریان روشن / خاموش است. ما برای ارجاع در آینده خاطر نشان می کنیم که که بایاس در 0 گیت، برای SB-CNTFET دوپ شده در 10^{-3} ، 61 درصد از جریان نشتی، جریان تونل زنی بین باندی (الکترون های تونل زنی از طریق سد در منطقه گیت) و 34٪ از نشت، جریان تونل زنی بین باندی (سوراخ تونل زنی از درین به باند ظرفیت) است.



شکل 3. (a) نمودارهای $\log I_D$ به ازای V_{GS} شبیه سازی شده برای غلظت های دوپینگ مختلف که در شکل (b) نشان داده شده است. پروفایل های باند هدایت متناظر در حالت خاموش SB-CNTFETs برای چهار غلظت مختلف دوپینگ یکنواخت در منطقه شکاف و همچنین CNT ذاتی. بایاس سورس به درین برابر با 0.4 V است.



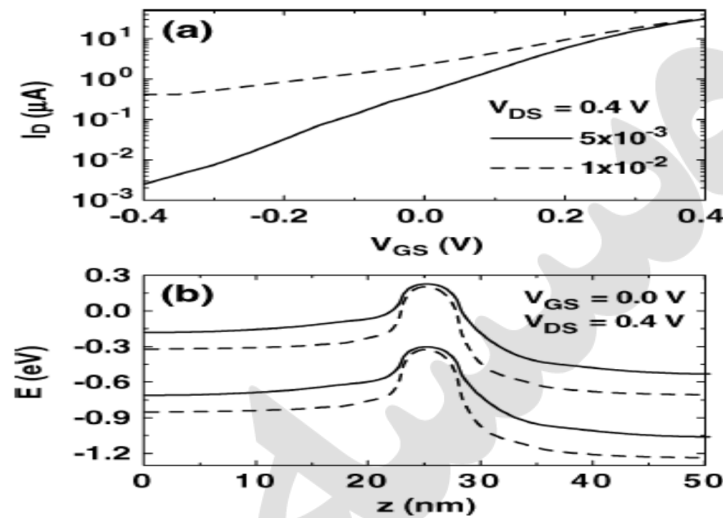
شکل 4. (a) باندهای هدایت و ظرفیت SB-CNTFET برای دو دوپینگ مختلف، 10^{-3} و 5×10^{-4} . (b) نمودارهای متناظر چگالی جریان در مقابل انرژی. خط تکه تکه، که به عنوان یک مرجع در هر دو نمودار درج شده است، در انرژی -0.45 ولت می باشد.

نشان می دهیم که با افزایش دوپینگ CNT، یک انتقال راحت از SB-CNTFET به C-CNTFET وجود دارد همانطور که در شکل 3 (b) نشان داده شده است. برای دوپینگ سبک، دستگاه ها SB-CNTFETS هستند. زمانی که دوپینگ افزایش می یابد، غربالگری افزایش می یابد، باندها در سورس و درین صاف می شوند، موانع شاتکی (موانع تونل بسیار نازک) اهمی می شوند، و SB-CNTFETS به C-CNTFETS تبدیل می شود، همانطور که در مجموعه ای از نمودارهای باند در شکل 3 (b) نشان داده شده است. ظاهر نمودار باند از یک C-CNTFET با دو بالاترین سطح دوپینگ، 5×10^{-3} و 1×10^{-2} عبور می کند.

ما از این دو سطح دوپینگ برای شبیه سازی مشخصات جریان و باند C-CNTFET استفاده نمودیم، همانطور که در شکل 5 نشان داده شده است. شکل 5 (a) نشان دهنده نمودارهای $\log I_D$ شبیه سازی شده به ازای V_{GS} و 5 (b) مشخصات باند در بایاس گیت صفر برای C-CNTFETS با 5×10^{-3} و 1×10^{-2} دوپ کننده در هر اتم کربن را نشان می دهد. غلظت دوپینگ کمتر نمی تواند مشخصات پتانسیل به باند مسطح را برای 50

نانومتر طول CNT بین سورس و درین فلزی غربال نماید. دوپینگ بالای CNT به یک جریان خاموش بالا دقیقاً به همان شیوه SB-CNTFETs بسیار دوپ شده منجر می شود. برای ادوات نشان داده شده در اینجا با گیت 5 نانومتر، تونل زنی مستقیم سورس-درین (تونل زنی بین بانندی) نسبت جریان روشن / خاموش را خراب می کند. در واقع می توان تونل زنی بین بانندی را با افزایش طول گیت کاهش داد. که، با این حال، میدان الکتریکی در درین را افزایش می دهد، زیرا طول سورس به درین فلز به فلز ثابت می شود. میدان افزایش یافته در درین منجر به سد تونل بین بانندی نازک تر برای جریان دوقطبی می شود [6]. نتیجه خالص، کاهش در نسبت جریان روشن / خاموش است. در واقع می توان مانع تونل زنی بین بانندی را با انتخاب قطر کوچکتر، نانو لوله های کربنی (CNTs) با باند گپ بزرگتر افزایش داد. با این حال، CNT با قطر 1.5 نانومتری تقریباً کوچکترین قطر است که برای آن می توان اتصال فلزی مانع شاتکی صفر را به دست آورد که از نظر ما یک عنصر مهم برای عملکرد خوب CNTFET است. بنابراین، در درون محدودیت های CNT قطر ≤ 1.5 نانومتر و اتصالات فلزی سورس/درین 50 نانومتر از هم جدا، شبیه سازی های ما نشان می دهد که یک ساختار C-CNTFET با نسبت جریان روشن / خاموش رضایت بخش وجود ندارد.

اثر سطح دوپینگ از نظر تجربی توسط Javey و همکاران مورد بررسی قرار گرفت. [33]. برای CNT های بسیار دوپ شده، آنها دریافتند که جریان نشستی مینیمم و جریان-روشن افزایش می یابند. با این حال، افزایش در حداقل جریان نشستی بسیار بالاتر است و نسبت جریان روشن / خاموش تا 2 مرتبه نسبت به CNTFETs متوسط دوپ شده کاهش می یابد. این مطابق با مطالعه شبیه سازی ما است.



شکل 5. (a) نمودارهای $\log I_D$ به ازای V_{GS} شبیه سازی شده همراه با پروفایل های (b) باند هدایت در حالت خاموش در C-CNTFETs برای دو مقدار مختلف غلظت دوپینگ یکنواخت. بایاس سورس به درین 0.4 V است.

سپس، ما از نظر عددی معیارهای عملکرد، یعنی، خازن گیت C_g ، ترانس کاندوکتانس g_m ، اندوکتانس جنبشی، ذاتی تاخیر زمان سوئیچینگ f_T ، فرکانس قطع ذاتی، و f_C فرکانس LC با نانولوله کربنی دوپ شده برای هر دو SB و C-CNTFETs محاسبه نمودیم. خازن گیت از بردار چگالی شار الکتریکی عادی به سطح فلز گیت محاسبه می شود

$$C_g = 2\pi R \int_0^{L_g} dz \frac{\delta D_r}{\delta V_g} + 2\pi \int_{t_{ox}}^{t_{ox} - e_{ox}} r dr \frac{\delta D_z}{\delta V_g}. \quad (1)$$

اولین انتگرال بر روی طول گیت در پایین فلز گیت است. انتگرال دوم بر روی دو طرف فلز گیت است. معادله (1) خازن گیت کل، $C_g = C_{gs} + C_{gd}$ را ارائه می دهد که شامل اثر ظرفیت خازنی کوانتومی و میدان های حاشیه ای به طور مستقیم از فلز گیت به فلزات سورس و گیت به درین فلزی می شود. اندوکتانس جنبشی کانال از [51] محاسبه می شود

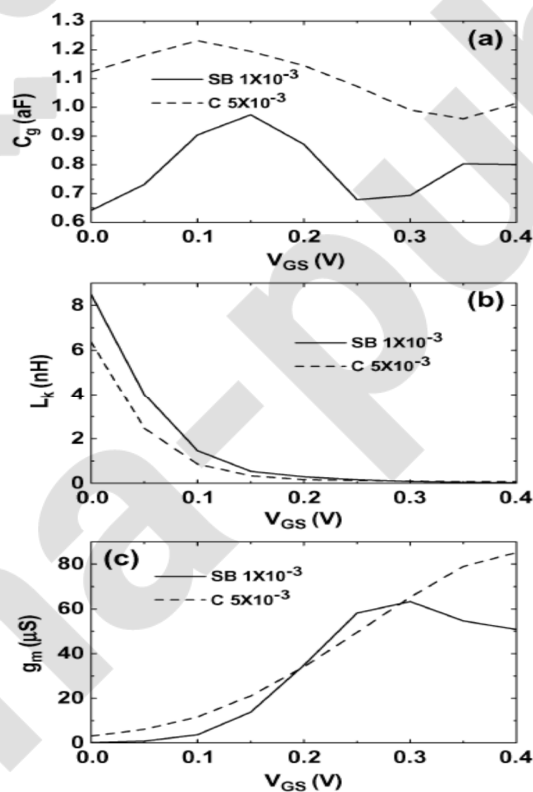
$$L_k = \frac{h}{4q^2} \int_0^L \frac{dz}{v(z)} \quad (2)$$

که در آن $v(z)$ سرعت الکترون در کانال و L طول CNT است. سرعت الکترون در کانال به صورت زیر محاسبه می شود

$$v(z) = \frac{I_D}{qn_e A} \quad (3)$$

که در آن n_e غلظت الکترون است و A سطح مقطع است. القای مغناطیسی نادیده گرفته می شود چرا که اندوکتانس جنبشی چند مرتبه بزرگتر از القای مغناطیسی [52] است.

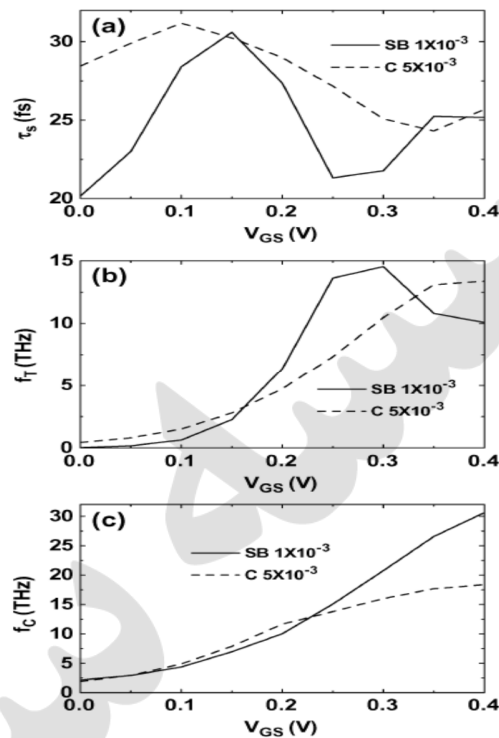
شکل 6. خازن گیت، اندوکتانس جنبشی، و ترانس کاندوکتانس برای هر دوی SB و C-CNTFETs را نشان می دهد.



شکل 6. (a) خازن گیت، (b) اندوکتانس کانال جنبشی، و (ج) ترانس کاندوکتانس در مقابل بایاس گیت برای هر دو SB-CNTFET و C-CNTFET. غلظت دوپینگ یکنواخت برای 10^{-3} SB-CNTFET و برای C-CNTFET 5×10^{-3} دوپ کننده در هر اتم کربن است. بایاس سورس به درین 0.4 V است.

محاسبات با کسر دوپینگ از 10^{-3} دوپ کننده در هر اتم کربن برای SB-CNTFETs و 5×10^{-3} دوپ کننده در هر اتم کربن برای C-CNTFETs انجام می شود. خازن گیت برای SB-CNTFET در در حالت $(V_{GS} = V_{DS} = 0.4 \text{ V})$ 0.8 aF ، که بالاتر از خازن گیت (0.5 aF) معادل ذاتی SB-CNTFET است. خازن C-CNTFET با توجه به مقدار غلظت دوپینگ بالاتر مورد استفاده در C-CNTFET، بالاتر از خازن SB-CNTFET است. اندوکتانس جنبشی در مقادیر نسبتاً پایین تر بایاس گیت و مقدار بالاتر از غلظت دوپینگ، بالاتر است. برای مقایسه، اگر ما سرعت الکترون را برابر با سرعت فرمی انتخاب کنیم، آنگاه اندوکتانس جنبشی برآورد شده برای طول گیت 5 نانومتر، 0.02 NH است. ترانس کاندوکتانس SB-CNTFET نشان می دهد که نقطه اوج در یک بایاس گیت در حدود 0.3 V است چرا که در آن بایاس گیت، یک وضعیت مسطح باند بین سورس و پتانسیل کانال تحت گیت [22] وجود دارد.

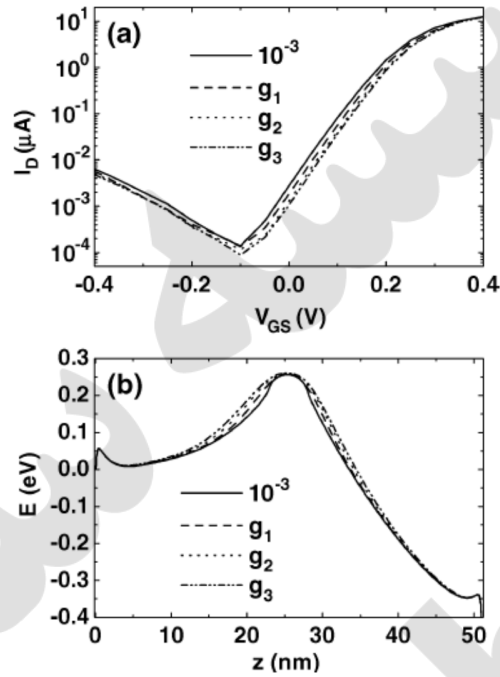
زمان تاخیر سوئیچینگ ذاتی، فرکانس قطع ذاتی، و فرکانس LC در شکل 7 برای هر دوی SB-CNTFET و C-CNTFET نشان داده شده است. زمان تاخیر سوئیچینگ ذاتی از $\tau_s = C_g V_{DD} / I_{ON}$ ، فرکانس قطع ذاتی با استفاده از $f_T = g_m / (2\pi C_g)$ ، و فرکانس LC از $f_C = 1 / (2\pi \sqrt{L_k C_g})$ محاسبه می شود. زمان تاخیر سوئیچینگ ذاتی از منحنی ظرفیت خازنی و فرکانس قطع ذاتی از منحنی ترانس کاندوکتانس پیروی می کند. زمان تاخیر به دلیل نتایج خازن گیت پایین تر از SiO_2 گیت دی الکتریک K-پایین نسبتاً کوچک در محدوده فمتوثانیه و [14] فرکانس قطع در محدوده تراهرتز است. در حالت-روشن، فرکانس قطع ذاتی C-CNTFET قابل مقایسه با فرکانس LC است. همچنین محاسبات (در اینجا نشان داده نشده است) برای SB-CNTFET با غلظت دوپ کننده از 5×10^{-3} نشان می دهد که فرکانس قطع ذاتی نیز با فرکانس LC قابل مقایسه است.



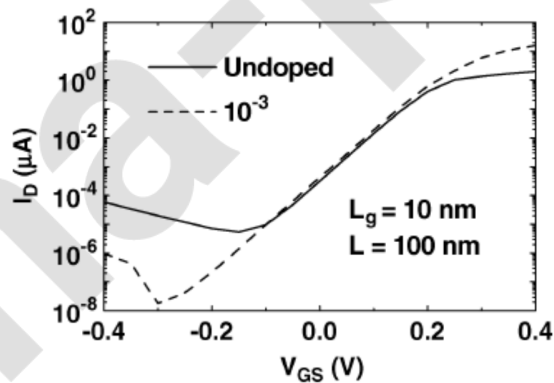
شکل 7. (a) زمان تاخیر سوئیچینگ ذاتی، (b) فرکانس قطع ذاتی، و (ج) فرکانس LC در مقابل بایاس گیت برای هر دو SB-CNTFET و C-CNTFET. غلظت دوپینگ یکنواخت برای 10^{-3} SB-CNTFET است و برای C-CNTFET، 5×10^{-3} دوپ کننده در هر اتم کربن است. بایاس سورس به درین 0.4 V است.

سپس، ما اثرات مشخصات دوپینگ را مشاهده نمودیم. برای این کار، ما سه پروفایل مختلف گاوسی نشان داده شده در شکل 2 را در نظر می گیریم. پروفیل ها در مقادیر حداکثر خود از 10^{-3} برای SB-CNTFET و 5×10^{-3} برای C-CNTFET نرمالسازی می شوند. شکل 8 (a) نشان دهنده نمودارهای $\log I_D$ به ازای V_{GS} شبیه سازی شده برای SB-CNTFETs با سه پروفایل دوپینگ گاوسی مختلف نشان داده شده در شکل 2 همراه با غلظت دوپینگ یکنواخت 10^{-3} است. پاسخ جریان ولتاژ با دوپینگ گاوسی در حالت روشن تغییر نمی کند، با این حال، ما متوجه تغییر جزئی در رژیم زیرآستانه شدیم. این نشای از مدولاسیون کمی از طول مانع تونل با دوپینگ مختلف گاوسی است که در پروفایل باند در شکل 8 (b) در یک بایاس گیت 0 V نشان

داده شده است. پروفایل های مختلف دوپینگ گاوسی، مقادیر حالت-روشن T_s و f_T را برای هر دوی SB-CNTFET و CNTFET بدون تغییر باقی می گذارند.



شکل 8. (a) نمودارهای $\log I_D$ به ازای V_{GS} شبیه سازی شده همراه با (b) پروفیل های باند هدایت در حالت خاموش برای SB-CNTFETs برای سه پروفایل دوپینگ گاوسی و مشخصات دوپینگ گام با غلظت دوپینگ از 10^{-3} دوپ کننده در هر اتم کربن است. در اینجا $V_{DS} = 0.4$.



شکل 9. نمودارهای $\log I_D$ به ازای V_{GS} شبیه سازی شده برای 100 CNTFET نانومتر با گیت 10 نانومتر است. بایاس سورس به درین 0.4 V است و SB-CNTFET دارای مشخصات دوپینگ گام با مقدار غلظت 10^{-3} دوپ کننده در هر اتم است.

در نهایت، ما طراحی افزایش نسبت جریان روشن-خاموش را در نظر می گیریم. برای 50 SB-CNTFET نانومتر دوپ شده در 10^{-3} دوپ کننده در هر اتم کربن، ما یک زمان تاخیر سوئیچینگ خوب و فرکانس قطع (شکل 7 را ببینید) را داریم. با این حال، نسبت جریان روشن / خاموش برای 5×10^4 برای یک نوسان 0.4 V از -0.1 تا 0.3 V کافی است، اما بزرگ نمی باشد. این دستگاه، جریان حداقل 1.4×10^{-4} میکروآمپر را نشان می دهد و جریان حفره دوقطبی در $V_{GS} = -0.1$ V شروع به تسلط می نماید. قبلاً، ما ادوات 50 نانومتری با نانولوله دوپ نشده برای سازه های مختلف گیت نامتقارن [6] را با دی الکتریک های مختلف گیت مورد مطالعه قرار دادیم [14]. بهترین نسبت جریان روشن / خاموش (با نادیده گرفتن اثرات احتمالی تک الکترون) 6×10^4 بود و حداقل جریان 3×10^{-4} میکروآمپر بود. به منظور بهبود 50 CNT نانومتری، با گیت 5 نانومتر، SB-CNTFET 10^{-3} دوپ شده توضیح داده شده در بالا، سهم نسبی به جریان نشستی را از بین فرآیندهای تونل زنی باندی و بین باندی در نظر می گیریم. همانطور که در بالا اشاره شد، تونل زنی مستقیم سورس/درین از طریق سد گیت (تونل بین باندی) 61٪ از جریان نشستی را در بر می گیرد. در واقع می توان این را با افزایش طول گیت کاهش داد، اما این جریان تونل زنی بین باندی افزایش می یابد مگر اینکه طول CNT ها افزایش یابد. بنابراین، برای به دست آوردن نسبت جریان روشن / خاموش بزرگتر با ویژگی های تقریباً تک قطبی و یک مقدار بسیار کم از حداقل جریان، ما 100 CNT نانومتری با گیت 10^{-3} نانومتر و همان غلظت دوپینگ بهینه 10 دوپ کننده در هر اتم را در نظر می گیریم و ما آن را با یک دستگاه دوپ نشده معادل مقایسه می نماییم.

جدول 1 ارقام شایستگی برای ادوات 50 نانومتر و 100 نانومتر. مقدار غلظت دوپینگ در اینجا 10^{-3} دوپ کننده در هر اتم برای هر دو دستگاه و مقادیر پارامترها در یک بایاس گیت 0.3 V می باشد. جریان خاموش متناظر با بایاس گیت 0.1-V و جریان روشن متناظر با بایاس گیت 0.3 V است.

L(nm)	L_g (nm)	C_g (aF)	τ_s (fs)	g_m (μ S)	f_T (THz)	f_C (THz)	I_{on} (μ A)	I_{off} (μ A)	I_{min} (μ A)	on/off
50	5	0.69	21.8	63.3	14.5	20.7	6.8	1.4×10^{-4}	1.4×10^{-4}	5×10^4
100	10	1.25	31.9	88.1	11.2	16.0	5.9	9.8×10^{-6}	1.8×10^{-8}	6×10^5

ویژگیهای جریان-ولتاژ با همان 0.4 V نوسان (-0.1 تا 0.3 V) در شکل 9 نشان داده شده است. SB-CNTFET دوپ شده دارای نسبت جریان روشن / خاموش 6×10^5 با شیب زیرآستانه معکوس 62 ولت / dec است. علاوه بر این، SB-CNTFET تقریباً دارای ویژگی های تک قطبی برای محدوده بایاس مورد بررسی قرار گرفته در اینجا است و دارای جریان روشن بالاتر و مقدار بسیار کم جریان حداقل است. نسخه دوپ نشده از این SB-CNTFET 100 نانومتر دارای نسبت جریان روشن / خاموش 10^5 با شیب زیرآستانه معکوس 63 ولت / dec است. ما با توجه به دی الکتریک های مختلف بهینه سازی نموده ایم، اما خاطر نشان می کنیم که در مطالعات قبلی این هندسه های شکافدار، دی الکتریک بر مشخصات بالقوه و ویژگی های دستگاه جریان مستقیم برای دی الکتریک 2 نانومتر ضخامت تأثیر کمی دارد (نگاه کنید به [14، شکل 2، 3]).

نسبت جریان افزایش یافته روشن-خاموش در یک قیمت می آیند. دو برابر نمودن طول CNT، زمان تاخیر را افزایش می دهد و باعث کاهش فرکانس قطع می شود. مقادیر پارامتری برای بهترین SB-CNTFETs 50 نانومتری و بهترین 100 نانومتری در جدول 1 خلاصه شده است.

4. نتیجه گیری

برای CNTFETs با مقیاس بالا که در آن اتصالات فلزی سورس/درین 50 نانومتر از هم جدا قرار می گیرند، هیچ مانده مانند CNTFET اتصال فلزی MOSFET-مانند با نسبت جریان روشن-خاموش قابل قبول با استفاده از

CNT با قطر ≤ 1.5 نانومتر و یک ولتاژ سورس/درین ≤ 0.4 V. وجود ندارد. برای CNTFETs با اتصالات فلزی سورس/درین 50 نانومتر یا 100 نانومتر از هم جدا، غلظت دوپینگ بهینه 10^{-3} دوپ کننده در هر اتم است. حداکثر نسبت های جریان روشن-خاموش برای CNT 50 نانومتر / گیت 5 نانومتری و CNTFETs گیت 10 نانومتری / 100 CNT نانومتر SB- برابر با 5×10^4 و 6×10^5 بودند. تغییر مشخصات دوپینگ از مرحله به گاوسی در ارقام شایستگی اساساً بدون تغییر می ماند.